

填表说明

一、本报告中相关的技术或数据如涉及知识产权保护、军工项目保密等内容，请作脱密处理。

二、请用宋体小四字号撰写本报告，可另行附页或增加页数，A4纸双面打印。

三、表中所涉及的签名都必须用蓝、黑色墨水笔，亲笔签名或签字章，不可以打印代替。

四、同行专家业内评价意见书编号由工程师学院填写，编号规则为：年份4位+申报工程师职称专业类别(领域)4位+流水号3位，共11位。

一、个人申报

(一) 基本情况【围绕《浙江工程师学院（浙江大学工程师学院）工程类专业学位研究生工程师职称评审参考指标》，结合该专业类别(领域)工程师职称评审相关标准，举例说明】

1. 对本专业基础理论知识和专业技术知识掌握情况(不少于200字)

在基础理论方面，本人系统掌握了数字电路设计、计算机组成原理、可编程逻辑器件架构等核心理论。精通Verilog HDL硬件描述语言的RTL级设计方法，深入理解同步时序逻辑设计、有限状态机架构、跨时钟域同步处理等关键技术原理。通过课程设计与课题研究，掌握了基于FPGA的数字信号处理算法实现技术，包括FIR滤波器、FFT变换等模块的硬件加速策略，并熟悉AXI总线协议及SoC系统集成方法。

在专业技术领域，具备完整的FPGA开发流程实施能力：熟练使用Xilinx Vivado开发平台完成设计综合、功能仿真（Vivado Simulator）、时序约束（XDC）、布局布线及板级调试；掌握Modelsim仿真工具进行模块级验证，能通过ILA逻辑分析仪调试实际信号。系统学习过FPGA时序收敛优化方法，包括关键路径流水线划分、时钟域约束策略等。在实验室平台完成过基于Artix-7系列FPGA的通信接口开发实践，具体涵盖UART、SPI等外设控制器设计，并通过SDRAM控制器实现数据缓存架构优化。

2. 工程实践的经历(不少于200字)

针对多曝光融合（MEF）技术中光晕伪影、跨色域计算及细节丢失问题展开研究。算法层面提出基于侧窗金字塔的改进方法：通过动态范围扩展序列抑制光晕，设计YCbCr色域内亮度加权融合公式避免跨色域误差，采用侧窗金字塔替代高斯金字塔以增强边缘保护，实验表明其显著提升融合图像对比度与细节清晰度。硬件层面搭建FPGA多曝光处理系统，创新设计ISP预处理模块实现RAW图像适配，通过关键运算定点化改造降低浮点资源消耗80%，并集成HDMI实时显示与SD卡数据存储功能。系统在Xilinx Artix-7平台验证，资源利用率优化35%，帧率提升至60fps，为HDR图像处理提供高效嵌入式解决方案。

3. 在实际工作中综合运用所学知识解决复杂工程问题的案例（不少于1000字）

随着数字图像技术在智能手机、安防监控等领域的普及，用户对成像质量的要求不断提升，这促使高动态范围（HDR）图像处理成为解决实际拍摄痛点的关键技术。尽管现有多曝光融合（MEF）方法通过融合不同曝光的图像序列在一定程度上扩展了动态范围，但在复杂光照场景下的实际效果仍存在显著缺陷。例如，在包含强烈逆光或点光源的场景中，传统融合算法生成的图像常出现光晕伪影，这种伪影不仅影响视觉观感，还会对后续的计算机视觉任务（如目标检测、图像分割）产生干扰。此外，由于算法流程中涉及RGB到YCbCr等色域转换，不同色彩空间的非线性映射容易引入计算误差，特别是在饱和色彩区域的权重计算偏差会直接导致融合图像出现色偏或局部对比度失真。值得注意的是，现有研究往往侧重于提升融合图像的全局动态范围，却忽视了边缘细节的保护机制，这使得在纹理密集区域（如植被、建筑立面）的细节丢失问题成为制约算法实用性的重要因素。因此，如何在动态范围扩展、色彩保真度与细节保留之间实现平衡，已成为提升HDR技术实用价值的关键突破口。本文针对上述技术瓶颈展开研究，通过算法层面的创新性改进和硬件架构的针对性优化，构建了一套完整的解决方案，为推进HDR技术的实际工程化应用提供了新的思路。针对这些问题，本人在算法层面做出改进，提升了融合图像的质量，对多曝光融合系统的实用性具有重大意义。本人从算法设计和应用落地两个方面展开研究，主要研究内容如下：(1)提出了基于侧窗金字

塔的多曝光融合算法。针对由于动态范围溢出造成融合图像产生光晕的问题,使用拓展序列的方法,将源图像拓展为动态范围更低的拓展序列,避免动态范围溢出;针对权重系数计算过程涉及多个色域的问题,提出了新的权重计算公式,并增加亮度系数,提高了融合图像的信噪比,使权重的计算过程均在

YCbCr色域内实现,简化了运算;针对融合图像中细节丢失的问题,使用侧窗金字塔代替高斯金字塔,对权重图像平滑的同时保留了边缘信息,使融合图像中的细节纹理更清晰。经过实验验证,证明了本人提出的算法在光晕抑制、对比度增强和细节保护等方面起到了优异的效果。

(2)构建了基于 FPGA 硬件平台的多曝光融合图像处理系统。针对使用到的 RAW图像无法直接进行 MEF 处理的问题,设计了图像信号处理(Image SignalProcessing, ISP)预处理模块,提高了系统的通用性;针对算法涉及大量浮点数运算的问题,对算法中的拓展序列计算和权重计算等关键环节进行巧妙的定点化改进,大幅降低了算法FPGA实现的计算复杂度和资源占用率,使其能够高效地在FPGA内部运行。并设计多样化的图像输出方式,使融合图像能够通过 HDMI接口在显示器观察的同时,还将融合图像保存至SD卡,以便后续在其他设备上进行分析与处理

(二)取得的业绩(代表作)【限填3项,须提交证明原件(包括发表的论文、出版的著作、专利证书、获奖证书、科技项目立项文件或合同、企业证明等)供核实,并提供复印件一份】

1. 公开成果代表作【论文发表、专利成果、软件著作权、标准规范与行业工法制定、著作编写、科技成果获奖、学位论文等】

成果名称	成果类别 [含论文、授权专利(含发明专利申请)、软件著作权、标准、工法、著作、获奖、学位论文等]	发表时间/授权或申请时间等	刊物名称/专利授权或申请号等	本人排名/总人数	备注
基于FPGA的HSV域下的多曝光图像融合系统	发明专利申请	2024年05月21日	申请号: 2024106302174	2/5	
基于FPGA的遥感图像高分辨系统设计	核心期刊	2025年01月15日	遥测遥控	1/4	

2. 其他代表作【主持或参与的课题研究项目、科技成果应用转化推广、企业技术难题解决方案、自主研发设计的产品或样机、技术报告、设计图纸、软课题研究报告、可行性研究报告、规划设计方案、施工或调试报告、工程实验、技术培训教材、推动行业发展中发挥的作用及取得的经济社会效益等】

(三) 在校期间课程、专业实践训练及学位论文相关情况	
课程成绩情况	按课程学分核算的平均成绩: 84 分
专业实践训练时间及考核情况(具有三年及以上工作经历的不作要求)	累计时间: 1.5 年(要求1年及以上) 考核成绩: 76 分
本人承诺	
<p>个人声明: 本人上述所填资料均为真实有效, 如有虚假, 愿承担一切责任, 特此声明!</p> <p style="text-align: right;">申报人签名: 程 江 冲</p>	

浙江大学研究生院
攻读硕士学位研究生成绩表

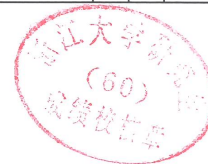
学号: 22260382	姓名: 程江涵	性别: 男	学院: 工程师学院	专业: 电子信息	学制: 2.5年						
毕业时最低应获: 25.0学分	已获得: 27.0学分			入学年月: 2022-09	毕业年月: 2025-03						
学位证书号: 1033532025602215			毕业证书号: 103351202502600203			授予学位: 电子信息硕士					
学习时间	课程名称	备注	学分	成绩	课程性质	学习时间	课程名称	备注	学分	成绩	课程性质
2022-2023学年秋季学期	创新设计方法		2.0	通过	专业选修课	2022-2023学年冬季学期	机器视觉及其应用		2.0	84	专业学位课
2022-2023学年秋季学期	工程技术创新前沿		1.5	88	专业学位课	2022-2023学年冬季学期	光电遥感技术与应用		2.0	85	专业选修课
2022-2023学年秋季学期	工程伦理		2.0	89	公共学位课	2022-2023学年秋冬学期	研究生英语		2.0	85	公共学位课
2022-2023学年秋季学期	自然辩证法概论		1.0	85	公共学位课	2022-2023学年春季学期	研究生英语基础技能		1.0	76	公共学位课
2022-2023学年秋季学期	智能无人系统及应用实践		2.0	82	专业选修课	2022-2023学年春季学期	研究生论文写作指导		1.0	86	专业学位课
2022-2023学年秋季学期	工程数值分析		2.0	87	专业选修课	2022-2023学年春季学期	新时代中国特色社会主义思想理论与实践		2.0	77	公共学位课
2022-2023学年冬季学期	产业技术发展前沿		1.5	90	专业学位课		硕士生读书报告		2.0	通过	
2022-2023学年秋冬学期	高阶工程认知实践		3.0	87	专业学位课						

说明: 1. 研究生课程按三种方法计分: 百分制, 两级制 (通过、不通过), 五级制 (优、良、中、及格、不及格)。
2. 备注中 "*" 表示重修课程。

学院成绩校核章:

成绩校核人: 张梦依

打印日期: 2025-03-31





国家知识产权局

310013

浙江省杭州市西湖区古墩路 701 号紫金广场 B 座 1103 室 杭州求是
专利事务所有限公司
刘静(0571-87911726-809)

发文日:

2024年05月21日



申请号: 202410630217.4

发文序号: 2024052101417860

专利申请受理通知书

根据专利法第 28 条及其实施细则第 43 条、第 44 条的规定, 申请人提出的专利申请已由国家知识产权局受理。现将确定的申请号、申请日等信息通知如下:

申请号: 2024106302174

申请日: 2024 年 05 月 21 日

申请人: 浙江大学

发明人: 李军伟,程江涵,吴其龙,夏江南,李毅

发明创造名称: 基于 FPGA 的 HSV 域下的多曝光图像融合系统

经核实, 国家知识产权局确认收到文件如下:

权利要求书 1 份 5 页, 权利要求项数: 10 项

说明书 1 份 12 页

说明书附图 1 份 4 页

说明书摘要 1 份 1 页

专利代理委托书 1 份 2 页

发明专利请求书 1 份 5 页

实质审查请求书 文件份数: 1 份

申请方案卷号: 刘-241-110

提示:

1. 申请人收到专利申请受理通知书之后, 认为其记载的内容与申请人所提交的相应内容不一致时, 可以向国家知识产权局请求更正。

2. 申请人收到专利申请受理通知书之后, 再向国家知识产权局办理各种手续时, 均应当准确、清晰地写明申请号。

审查员: 自动受理

联系电话: 010-62356655

审查部门: 初审及流程管理部



200101
2023.03

纸件申请, 回函请寄: 100088 北京市海淀区蓟门桥西土城路 6 号 国家知识产权局专利局受理处收
电子申请, 应当通过专利业务办理系统以电子文件形式提交相关文件。除另有规定外, 以纸件等其他形式提交的文件视为未提交。



国家知识产权局

310013

浙江省杭州市西湖区古墩路 701 号紫金广场 B 座 1103 室 杭州求是
专利事务所有限公司
刘静(0571-87911726-809)

发文日:

2024年08月09日



申请号或专利号: 202410630217.4

发文序号: 2024080901068730

申请人或专利权人: 浙江大学

发明创造名称: 基于 FPGA 的 HSV 域下的多曝光图像融合系统

发明专利申请进入实质审查阶段通知书

上述专利申请, 根据申请人提出的实质审查请求, 经审查, 符合专利法第 35 条及实施细则第 113 条的规定, 该专利申请进入实质审查阶段。

提示:

1. 根据专利法实施细则第 57 条第 1 款的规定, 发明专利申请人自收到本通知书之日起 3 个月内, 可以对发明专利申请主动提出修改。

2. 申请文件修改格式要求:

对权利要求修改的应当提交相应的权利要求替换项, 涉及权利要求引用关系时, 则需要将相应权项一起替换补正。如果申请人需要删除部分权项, 申请人应该提交整理后连续编号的部分权利要求书。

对说明书修改的应当提交相应的说明书替换段, 不得增加和删除段号, 仅只能对有修改部分段进行整段替换。如果要增加内容, 则只能增加在某一段中; 如果需要删除一个整段内容, 应该保留该段号, 并在此段号后注明: “此段删除” 字样。段号以国家知识产权局回传的或公布/授权公告的说明书段号为准。

对说明书附图修改的应当以图为单位提交相应的替换附图。

对说明书摘要文字部分修改的应当提交相应的替换页。对摘要附图修改的应当重新指定。

同时, 申请人应当在补正书或意见陈述书中标明修改涉及的权项、段号、图、页。

审查员: 自动审查

联系电话: 010-62356655

审查部门: 初审及流程管理部



210307
2023.03

纸件申请, 回函请寄: 100088 北京市海淀区蓟门桥西土城路 6 号 国家知识产权局专利局受理处收
电子申请, 应当通过专利业务办理系统以电子文件形式提交相关文件。除另有规定外, 以纸件等其他形式提交的文件视为未提交。

基于 FPGA 的遥感图像高分辨系统设计

程江涵, 夏江南, 李毅, 李军伟
(浙江大学信息与电子工程学院 杭州 310011)

摘要: 随着遥感技术的进步, 对遥感图像的高分辨率需求也愈发强烈。然而, 由于光学器件的限制、传感器分辨率的不足以及卫星轨道高度等因素的影响, 成像设备捕获的遥感图像往往不具有理想的分辨率, 成像效果不尽人意, 给研究人员对遥感图像的特征提取和分析带来了极大的困扰。为了解决该问题, 本文使用模块化、可重构的系统架构, 通过多行缓冲的流水线机制, 基于 FPGA 硬件平台设计双边滤波、上采样、下采样等实时处理模块, 并构造图像金字塔和拉普拉斯金字塔, 通过逐层插值的方式, 实现对图像的高分辨。整体系统的硬件设计基于 Xilinx XC7A35T FPGA 芯片实现, 并根据其综合结果进行性能指标分析, 系统的可移植性良好。该系统中, 当图像处理模块工作时钟频率为 180 MHz 时, 延时小于 5 ms, 可满足系统的实时性要求。

关键词: 遥感图像; 高分辨; FPGA

中图分类号: TP751.1; TN492 文献标志码: A 文章编号: 2095-1000(2025)02-0109-07

DOI: 10.12347/j.ycyk.20241216007

引用格式: 程江涵, 夏江南, 李毅, 等. 基于 FPGA 的遥感图像高分辨系统设计[J]. 遥测遥控, 2025, 46(2): 109-115.

Design of High-Resolution Remote Sensing Image System Based on FPGA

CHENG Jianghan, XIA Jiangnan, LI Yi, LI Junwei

(College of Information Science & Electronic Engineering, Zhejiang University, Hangzhou 310011, China)

Abstract: With the advancement of remote sensing technology, there is an increasing demand for high-resolution remote sensing images. However, due to the limitations of optical devices, insufficient sensor resolution, and factors such as satellite orbital height, the imaging equipment captured remote sensing images often cannot achieve the ideal resolution, and the imaging effect is not satisfactory, which brings great trouble to researchers in extracting and analyzing the features of remote sensing images. To solve this problem, a modular and reconfigurable system architecture is used, and a multi-row buffer pipeline mechanism is implemented based on the FPGA hardware platform to design real-time processing modules such as bilateral filtering, upsampling, and downsampling. Image pyramids and Laplacian pyramids are constructed, and image interpolation is performed layer by layer to achieve high-resolution imaging. The overall system hardware design is based on the Xilinx XC7A35T FPGA chip and its synthesis results are analyzed for performance indicators. The system has good portability. With the clock frequency of the image processing modules in the system set to 180 MHz, the delay is less than 5 ms, which can meet the real-time requirements of the system.

Keywords: Remote sensing image; High resolution; FPGA

Citation: CHENG Jianghan, XIA Jiangnan, LI Yi, et al. Design of High-Resolution Remote Sensing Image System Based on FPGA[J]. Journal of Telemetry, Tracking and Command, 2025, 46(2): 109-115.

0 引言

近年来, 遥感技术获得了飞速的发展, 随之而来的则是光学遥感图像对高分辨率的需求^[1]。然而, 由于光学器件的限制、传感器分辨率的不足以及卫星轨道高度等因素的影响, 成像设备捕获

的遥感图像往往不具有理想的分辨率, 成像效果不尽人意, 给研究人员对遥感图像的特征提取和分析带来了极大的困扰^[2]。因此, 通过后期的高分辨处理技术来弥补硬件导致的不足以提升图像的空间分辨率, 是当前遥感图像处理中的必要手段^[3,4]。

基金项目: 浙江省重点研发计划项目多模态遥感数据规整及在轨智能融合平台(2023C01027)

通信作者: 李军伟 (ljunwei7788@zju.edu.cn)

收稿日期: 2024-12-16; 修回日期: 2025-01-09

通常, 遥感图像处理任务的核心数据处理器有FPGA、DSP(数字信号处理器)、ASIC(专用集成电路)等^[9]。其中, FPGA凭借其实时性强、功耗低、可重复编程、高并发、数据处理效率高的优点, 经常被作为遥感图像处理的核心组部件^[9]。近年来, 国内外的研究人员在FPGA平台上完成了不少遥感图像处理的任务。汪强等人^[10]针对Harris角点检测器响应值R的阈值选择而导致角点失真的问题, 提出了一种基于FPGA的自适应Harris角点检测器实现遥感图像的配准方式, 在硬件资源消耗仅增加2.76%的情况下, 准确度相应提升了8.31%; Kai Feng等人^[11]提出了一种基于FPGA的遥感卫星图像纹理特征提取算法, 识别准确率达到了91.3%; 赵永辉等人^[12]针对目前主流的目标检测算法在图形处理器(GPU)上存在模型参数量大、实时性差、功耗大、成本高的问题, 提出了一种基于FPGA的遥感图像实时检测方案, 所提出的设计方案在参数量和检测速度上均取得了最好的表现, 且相较于将算法部署在CPU上, 检测速度提升了375.4%, 相较于将算法部署在GPU上, 降低了96.8%的功耗; 赵智祎等人^[13]利用FPGA的高并行性, 对ORB(计算机视觉算法)进行加速, 并用于遥感图像的配准, 准确率比PC更高的情况下, 耗时仅为PC端的42.5%。

本文提出了一种基于FPGA的遥感图像高分辨系统, 旨在提高遥感图像的分辨率, 增强图像细节, 为后续对遥感图像的处理提供可靠的结果。本文系统采用了一种基于双边金字塔的高分辨率算法, 通过构造拉普拉斯金字塔来提取图像的细节和边缘信息, 再将边缘信息与传统的双线性插值结果结合。这种方法不仅提升了图像高分辨率的精度, 而且能够保留图像的结构信息, 避免了传统插值方法在边缘和细节部分的模糊和丢失。使用FPGA作为实现平台, 充分发挥FPGA的并行计算和低功耗优势, 实时处理大规模遥感数据。

1 基于FPGA的遥感图像高分辨系统设计

本系统依靠FPGA模块化、可重构的高效处理架构^[14], 结合行缓存和多级流水线机制^[15], 设计可复用的算法模块, 以图像金字塔为核心, 通过构建不同尺度的图像层次并逐层重建, 不仅能够逐层提高图像的分辨率, 使得高分辨的过程更加平滑和自然, 还在每一层应用降噪算法, 能够有效

减少图像中的噪声, 逐层提升图像质量^[17]。

遥感图像高分辨系统如图1所示。系统内包含图像采集、图像处理、互联总线、主控逻辑、外部存储器控制和数据传输等模块。

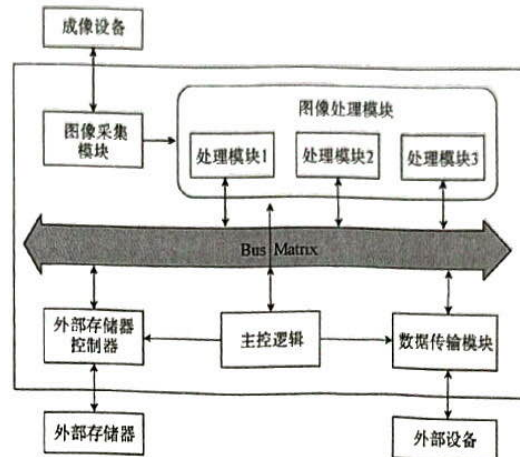


图1 遥感图像高分辨系统框图

Fig. 1 Remote sensing image high resolution system block diagram

图像采集模块负责驱动外部成像设备, 并从外部成像设备处获取遥感图像像素数据。图像处理模块是整个系统中实现遥感图像高分辨的主体, 该模块实现遥感图像数据的不同尺度的图像金字塔的构建以及不同尺度下的遥感图像金字塔的插值, 各处理部分采用独立的模块化设计, 且模块均可复用, 通过互联总线连接, 共同完成遥感图像的高分算法实现。主控逻辑用于配置各个模块的工作信息, 获取各模块的工作状态, 并向它们发送控制信号。由于FPGA芯片内置的存储空间不够, 故需要将遥感图像数据储存在外部存储器中, 外部存储器控制模块负责与外部存储设备建立通信, 将图像数据写入外部存储器, 并在需要使用的時候将图像数据从外部存储器中读出。待遥感图像已经实现高分辨之后, 通过数据传输模块, 将遥感图像发送至后续的外部设备。

2 图像处理模块设计

传统的高分算法有单线性插值、双线性插值^[14]等, 其严重依赖于局部像素的加权平均, 这种方法虽然简单快速, 但会导致图像细节尤其是边缘部分的模糊和信息丢失。图像中的细节信息尤其是边缘部分通常会被平滑化, 导致图像超分辨

率结果的锐度较差。

本文提出了一种基于双边金字塔的高分辨率算法。该算法通过构建拉普拉斯金字塔，提取图像中的边缘信息，保留了图像的细节。这意味着在超分辨率过程中，能够更好地恢复图像的边缘和细节信息。通过将边缘信息与双线性插值的结果相结合，能够有效地减少边缘模糊问题，提升图像质量。

图像处理模块的功能是实现基于双边金字塔的高分辨率算法，其步骤为：首先，构造输入遥感图像的图像金字塔，获取遥感图像的不同尺度，并对不同尺度的遥感图像插值，实现遥感图像的高分辨率。实现图像金字塔的功能需要使用到的子处理模块有滤波模块、下采样模块、插值模块。各模块采用行缓存和多级流水线机制以实现硬件结构设计，通过各个模块的复用，减少FPGA的资源消耗^[15]。图像处理模块的架构如图2所示，左侧最上方图像为输入图像，通过滤波模块和下采样模块，生成输入图像金字塔，并通过对尺度较小的图像进行上采样，再与低层金字塔做差，生成图像的拉普拉斯金字塔，拉普拉斯金字塔中包含丰富的图像细节。最后，将图像金字塔与拉普拉斯金字塔进行逐层处理，即可逐层提升图像的分辨率与图像质量。

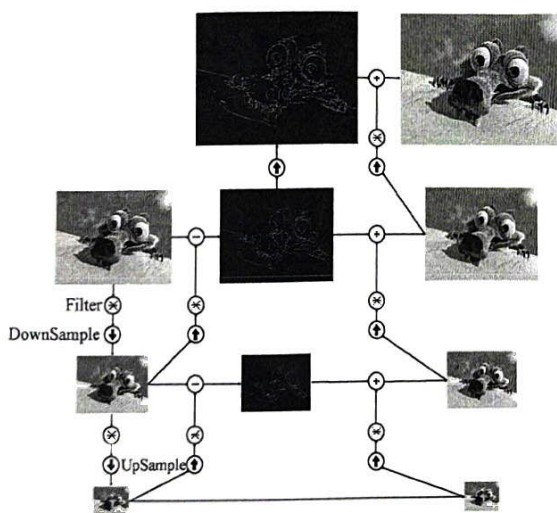


图2 图像处理模块架构图

Fig. 2 Image processing module architecture diagram

2.1 滤波模块设计

传统的滤波金字塔一般使用高斯滤波器^[16]。然而，高斯滤波器没有考虑噪声的相干性，对图像

边缘的保护效果不佳^[17]，故本文使用具备保边性能的双边滤波器。双边滤波器是一种非线性滤波器，它既可以对图像降噪平滑，又能保持图像边缘^[18]。和其他的滤波原理一样，双边滤波也是采用加权平均的方法，但双边滤波的权重，不仅考虑了像素的空间距离，也考虑了像素与中心像素的相似程度，结合空间距离和相似度，计算得到最终的权重。双边滤波核是由同尺度的高斯滤波核与相似度权重相乘，再对相乘结果进行归一化得到。双边滤波的公式为：

$$BF = \frac{1}{W_p} \sum_{p \in S} [G_{\sigma_r}(\|p-q\|) G_{\sigma_s}(|I_p - I_q|) I_p] \quad (1)$$

式中， p 和 q 表示为图像中的像素点， I_p 和 I_q 表示像素 p 和 q 的强度值， G_{σ_r} 表示空间距离权重， G_{σ_s} 表示相似度权重， W_p 为归一化因子，其公式如下：

$$G_{\sigma_r} = e^{-\frac{r^2 + r'^2}{2\sigma_r^2}} \quad (2)$$

$$G_{\sigma_s} = e^{-\frac{(I_p - I_q)^2}{2\sigma_s^2}} \quad (3)$$

$$W_p = \sum_{p \in S} G_{\sigma_r}(\|p-q\|) G_{\sigma_s}(|I_p - I_q|) \quad (4)$$

本文使用的双边滤波核的 $\sigma_r=3$ ， $\sigma_s=0.1$ ，尺寸为 3×3 ，需要缓存2行输入数据。由于图像处理系统中，对延时的要求较高，故本系统采取“面积换速度”的方式，通过增加硬件资源消耗，提升系统的运行速度，降低系统延时。滤波模块的设计使用2级行缓存与9级流水线相结合的硬件架构，如图3所示。图3中，①表示计算中心像素周围 3×3 窗口的相似度权重；②表示将相似度权重与空间距离权重相乘，得到双边滤波权重。由于空间距离权重是一个仅和像素位置有关的高斯函数，故在设置好滤波核尺寸和 σ_r 的情况下，其数值为一个固定数。因此，可将空间距离权重预先设定好，则该步骤可视为将双边滤波权重乘以一个固定数值；③表示对双边滤波权重归一化的过程；④表示：将中心像素周围 3×3 窗口的像素与 3×3 窗口归一化之后的双边滤波权重相卷积并累加，再得到输出结果。

2.2 下采样模块

下采样模块是实现遥感图像不同尺度的核心模块之一。该模块通过去除原始遥感图像特定位置的像素以降低图像的分辨率，并生成遥感图像的缩略图^[19]。常见的下采样方法有隔行隔列去除、最大值下采样、均值下采样、DCT（离散余弦变

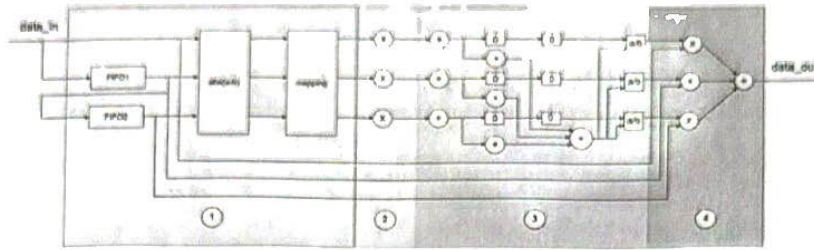


图3 双边滤波模块硬件架构示意图

Fig. 3 Remote sensing image high resolution system block diagram

换)下采样等,在图像金字塔中,为了保留空间结构信息和减小运算量,一般采用隔行隔列去除的方法进行下采样。隔行隔列去除的原理如图4所示。以去除偶数行和偶数列为例,在硬件设计中即通过判断当前行和列是否是偶数,如果不是,则将当前位置的像素作为输出像素,否则保持原像素,故在FPGA中可以通过一个数据选择器实现。

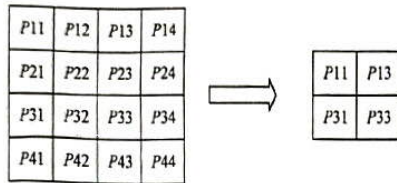


图4 下采样示意图

Fig. 4 Downsampling diagram

2.3 上采样模块

上采样模块是实现遥感图像不同尺度的另一核心模块,即通过增强原始遥感图像的像素数目,来增加图像的分辨率,提升遥感图像的细节^[20]。常见的上采样方法有最邻近插,双线性插值和三线性插值^[21]。本文采用双线性插值的方式来实现上采样模块,双线性插值的原理如图5所示,通过插值

像素与相邻4个像素之间的距离,为相邻4个像素分配权重。

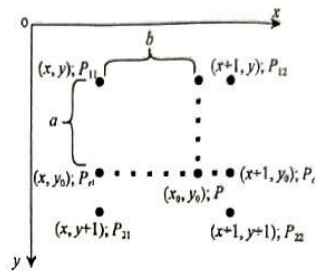


图5 上采样原理图

Fig. 5 Upsampling diagram

P点的插值结果为:

$$P = P_{11} + a(P_{21} - P_{11}) = (1-a)(1-b)P_{11} + (1-a)bP_{21} + a(1-b)P_{12} + abP_{22} \quad (5)$$

上采样模块的硬件架构如图6所示,将奇数行和偶数行像素数据以及该像素数据对应的地址分别存入不同的存储器RAM。然后根据输入图像尺寸和输出图像尺寸来计算比率。由于FPGA不擅长处理浮点数,为避免浮点数运算,需要对比率转为定点数,公式如下:

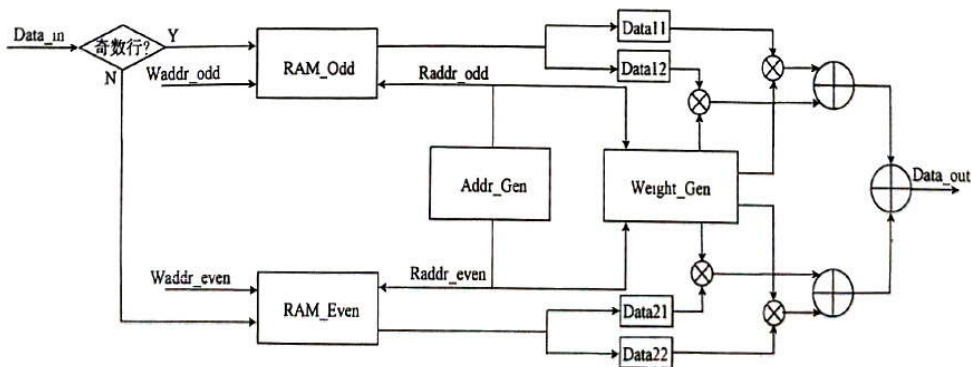


图6 上采样模块硬件架构图

Fig. 6 Hardware architecture diagram of the upsampling module

$$\begin{aligned} r_x &= f\left(\frac{w_i}{w_d} \times 2^{16}\right) \\ r_y &= f\left(\frac{h_i}{h_d} \times 2^{16}\right) \end{aligned} \quad (6)$$

式中, r_x 和 r_y 分别表示输入图像和输出图像在 x 方向和 y 方向的比率,即输出图像的像素坐标在 x 方向和 y 方向的坐标每增加一, RAM中的读地址则增加对应比率。

模块首先将输入图像尺寸和输出图像尺寸的比率转换为输出像素地址与输入像素地址的对应关系,再产生RAM的读出像素地址与权重值。根据读出像素地址,从每个RAM中连续读取两个像素数据,将对应位置的像素值与权重值相乘后累加,即得到了输出像素值。

3 仿真实验

本文的硬件实现平台为ALINX公司的AX7035开发板,其搭载一块Xilinx公司的XC7A35T FPGA芯片和一块Micron公司的DDR3存储器,存储器型号为MT41J128M16HA-125。其处理流程为:遥感图像数据经成像设备捕获之后进入FPGA,通过主控单元的调度,被分配给不同的图像处理模块中以完成遥感图像的高分辨。为避免FPGA内置存储器资源的溢出,处理结束后,将遥感图像数据放入外部DDR存储器中缓存,再将其读出并发送至后续处理器。本文实验使用武汉大学公开的遥感图像数据集,其中的图像尺寸为 400×400 ,图像深度为24 bit。对数据集中的部分遥感图像进行算法仿真,结果如图7所示。

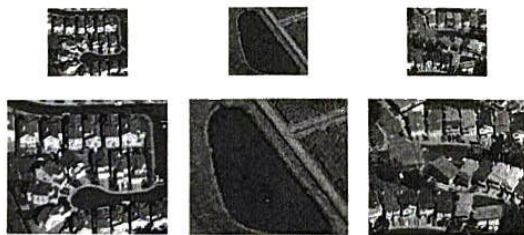


图7 高分辨前后对比图

Fig. 7 High resolution before and after images

3.1 性能评价

本节对文中提出的算法进行性能评价。评价标准为PSNR(峰值信噪比)和SSIM(结构相似性指数),PSNR值越大说明高分辨后图像越清晰,失真越小;SSIM值越大说明高分辨后图像与源图

像的结构相似性越高,边缘细节和纹理重建越好,图像质量越高。为了直观表现算法性能,将本文提出的算法与双线性插值算法进行比较,图8为原始图像、本文提出的算法高分辨图像和双线性插值算法的图像,为方便展示,将图像尺寸保持一致。



(a) 原图 (b) 双线性插值 (c) 本文算法
(a) The original (b) The interpolation algorithm (c) The paper's

图8 原因与两种算法对比图

Fig. 8 Compare the original drawing with two algorithms

PSNR和SSIM测试结果如表1所示,本文提出的算法的性能均优于双线性插值算法。

表1 系统资源占用分析表

Table 1 Table of system resource usage analysis

	PSNR	SSIM
双线性插值	29.7330	0.9192
本文算法	37.9450	0.9366

3.2 资源消耗

本文中硬件基于Vivado2023.2完成功能仿真及综合实现。综合实现后系统整理的资源消耗如表2所示。系统的查找表(LUT)消耗约6.4 K,仅占FPGA芯片资源的32.93%。由于涉及到大量运算,数字信号处理器(DSP)消耗了36个,占FPGA芯片资源的40%,基于查找表的嵌入式存储器资源(LUTRAM)、数字电路中最基本的时序逻辑单元(FF)、嵌入式存储块(BRAM)等其他的资源消耗,均不超过FPGA芯片资源的30%,系统的可移植性良好。

3.3 时间消耗

图像处理模块中各子模块均需要以时钟周期

表2 系统资源占用分析表

Table 2 Table of system resource usage analysis

接收方式	LUT	LUTRAM	FF	BRAM	DSP
使用数量	6 613	1 998	4 853	14	36
可用数量	20 080	9 600	41 600	50	90
资源占用率/%	32.93	20.81	11.66	28	40

为单位, 逐行逐列处理图像的每个像素, 因此其处理时间为输入图像的像素个数乘以高分辨算法消耗的时钟周期。本文提出的算法的频率可达到180 MHz, 时钟周期为5.6 ns。使用数据集中尺寸为400×400、深度为24 bit的遥感图像进行测试, 图像处理模块中的处理时间约9 000个时钟周期, 延时为0.05 ms。一般60帧的显示系统, 其每帧图像的时间为16.6 ms, 远大于图像处理模块的延时。因此, 本文提出的基于FPGA图像处理模块具备良好的实时性和可移植性。

4 结束语

本文主要研究了基于FPGA的遥感图像高分辨系统设计, 利用FPGA的模块化、可重构的特性, 设计了滤波模块、下采样模块、插值模块, 实现了在FPGA平台上对遥感图像的高分辨处理。通过Xilinx Vivado软件对算法进行仿真处理和综合实现, 结果显示: 本文提出的基于FPGA的遥感图像高分辨系统效果良好, 资源消耗较少, 且具有良好的实时性。

参考文献

- [1] 侯旺, 孙晓亮, 尚洋, 等. 红外弱小目标检测技术研究现状与发展趋势[J]. 红外技术, 2015, 37(1): 1-10.
HOU Wang, SUN Xiaoliang, SHANG Yang, et al. Present state and perspectives of small infrared targets detection technology[J]. Infrared Technology, 2015, 37(1): 1-10.
- [2] 张娜. 基于深度学习的遥感图像超分辨率重建及检测[D]. 西安: 西安工业大学, 2024.
- [3] 付奕博, 谢东海, 王志博, 等. 基于条件控制扩散模型的遥感图像超分辨率增强算法[J]. 地球信息科学学报, 2024(10): 2384-2393.
FU Yibo, XIE Donghai, WANG Zhibo, et al. A super-resolution enhancement algorithm for remote sensing images using conditional controlled diffusion models[J]. Journal of Geo-Information Science, 2024(10): 2384-2393.
- [4] 周仿荣, 马仪, 王国芳, 等. 基于生成对抗网络的电力设施遥感图像超分辨重建方法[J]. 测绘工程, 2024, 33(5): 29-35.
ZHOU Fangrong, MA Yi, WANG Guofang, et al. Super-resolution reconstruction method of electric power facilities remote sensing images based on GAN[J]. Engineering of Surveying and Mapping, 2024, 33(5): 29-35.
- [5] 彭小军, 颜露新, 钟胜, 等. 基于DSP+FPGA+ASIC的实时红外图像处理系统[J]. 微计算机信息, 2007(23): 199-201.
PENG Xiaojun, YAN Luxin, ZHONG Sheng, et al. Real-time infrared image processing system based on DSP+FPGA+ASIC[J]. Microcomputer Information, 2007(23): 199-201.
- [6] 张兵. 智能遥感卫星系统[J]. 遥感学报, 2011, 15(3): 415-431.
ZHANG Bing. Intelligent remote sensing satellite system[J]. National Remote Sensing Bulletin, 2011, 15(3): 415-431.
- [7] 汪强, 郭来功. 自适应阈值 Harris 算法遥感图像配准的FPGA实现[J]. 无线互联科技, 2023, 20(24): 110-112.
WANG Qiang, GUO Laigong. FPGA implementation of adaptive threshold Harris algorithm for remote sensing image registration[J]. Wireless Internet Science and Technology, 2023, 20(24): 110-112.
- [8] FENG K, ZHANG R. Realization technology of texture feature extraction algorithm of remote sensing satellite image based on FPGA[C]//2022 IEEE 2nd International Conference on Data Science and Computer Application (ICDSCA). New York: IEEE, 2022: 110-114.
- [9] 赵永辉, 吕勇, 刘雪妍, 等. 基于FPGA的遥感图像实时检测硬件加速[J]. 电光与控制, 2023, 30(12): 115-120.
ZHAO Yonghui, LYU Yong, LIU Xueyan. Hardware Acceleration of real-time remote sensing image detection based on FPGA[J]. Electronics Optics & Control 2023, 30(12): 115-120.
- [10] 赵智祎, 孙婷, 李峰, 等. 基于嵌入式FPGA加速ORB算法的遥感影像配准方法[J]. 中国空间科学技术, 2021, 41(5): 125-135.
ZHAO Zhiyi, SUN Ting, LI Feng, et al. Remote sensing image registration method based on embedded FPGA accelerated ORB algorithm[J]. Chinese Space Science and Technology, 2021, 41(5): 125-135.
- [11] KESSAL L, ABEL N, DEMIGNY D. Real-time image processing with dynamically reconfigurable architecture[J]. Real-Time Imaging, 2003, 9(5): 297-313.
- [12] 习明, 徐明, 于洋, 等. 基于FPGA的遥感图像关键处理模块设计与实现[C]//中国高科技产业化研究会智能信息处理产业化分会. 第十六届全国信号和智能信息处理与应用学术会议论文集. 北京: 北京理工大学信息与电子学院雷达技术研究所; 北京理工大学重庆创新中心, 2022: 5.
- [13] BURT P J, ADELSON E H. The laplacian pyramid as a compact image code[M]//Readings in computer vision.

- San Francisco: Morgan Kaufmann, 1987: 671-679.
- [14] 钟雪燕, 夏前亮, 陈智军. 基于FPGA的图像超分辨率的硬件化实现[J]. 现代电子技术, 2017, 40(17): 44-46, 50.
ZHONG Xueyan, XIA Qianliang, CHEN Zhijun. FPGA-based hardware implementation of image super-resolution[J]. Modern Electronics Technique, 2017, 40(17): 44-46, 50.
- [15] 王凌远, 甄国涌, 储成群, 等. 基于ZYNQ的内窥镜图像处理系统设计[J]. 舰船电子工程, 2024, 44(7): 108-112.
WANG Lingyuan, ZHEN Guoyong, CHU Chengqun. Design of endoscopic image processing system based on ZYNQ[J]. Ship Electronic Engineering, 2024, 44(7): 108-112.
- [16] MERTENS T, KAUTZ J, VAN REETH F. Exposure fusion[C]//15th Pacific Conference on Computer Graphics and Applications (PG'07). New York: IEEE, 2007: 382-390.
- [17] TOMASI C, MANDUCHI R. Bilateral filtering for gray and color images[C]//Sixth international conference on computer vision IEEE Cat. No. 98CH36271. New York: IEEE, 1998: 839-846.
- [18] 韩彬, 林海全, 姜宇奇. 基于MATLAB与FPGA的图像处理教程[M]. 北京: 电子工业出版社, 2023.
- [19] MARIN D, HE Z, VAJDA P, et al. Efficient segmentation: Learning downsampling near semantic boundaries [C]//Proceedings of the IEEE/CVF international conference on computer vision. New York: IEEE, 2019: 2131-2141.
- [20] 周璇, 葛琦, 邵文泽. 高分辨率特征增强的无人机拍小目标检测[J]. 数据采集与处理, 2024, 39(4): 908-921.
ZHOU Xuan, GE Qi, SHAO Wenzhe. Small target detection in UAV aerial images based on high resolution feature enhancement[J]. Journal of Data Acquisition and Processing, 2024, 39(4): 908-921.
- [21] 李京安, 杨越程, 刘宇晨, 等. 基于FPGA的图像上采样IP核设计与实现[J]. 电脑知识与技术, 2024, 20(17): 43-45.

[作者简介]

- 程江涵 1999年生, 硕士研究生。
夏江南 2000年生, 硕士研究生。
李毅 2000年生, 硕士研究生。
李军伟 1977年生, 教授, 博士生导师。

(本文编辑: 潘三英)